共鳴トンネル素子を用いた極限 高速集積回路技術の研究

(研究課題番号15360187) 平成15年度~平成17年度科学研究費補助金 (基盤研究(B)(2))研究成果報告書

平成18年3月

研究代表者 前澤宏一 (名古屋大学工学研究科助教授) 目 次

目 次

第	I部 研究発表	2				
1	1 学術論文 2					
2	2 国際会議 3					
3	国内学会等					
4	出版物	5				
5	工業所有権	5				
第	第II部 研究成果 6					
1	はじめに	6				
2	共鳴トンネル論理ゲート MOBILE	6				
3	MOBILE を用いた高性能 ΔΣΑ/D 変換器 3.1 HEMT による簡易フィードバック型 ΔΣ 変調器 3.2 周波数変調中間信号を用いた ΔΣ 変調器 3.2.1 構成と動作原理 3.2.2 MOBILE による FMDSM の実証 3.2.3 サブサンプリング方式 FMDSM 3.2.4 周波数変調方式 ΔΣ 変調器の高次化	7 8 12 12 14 16 17				
4	容量結合型 MOBILE (C ² MOBILE) 4.1 構成と動作原理	232325				
	4.3 測定結果	26				
5	 共鳴トンネル素子を用いたカオス生成器 5.1 強制振動 Van der Pol型カオス生成器 5.2 超高周波分周器への応用 5.3 カオス性の検証とカオス制御 5.3.1 高周波カオス直接観測の原理 5.3.2 測定系 	 27 29 31 32 33 34 				
	5.3.3 ンツクの影響	34				

i

目 次

ii

5.3	.4 測定結果	6
6 まとめ	3	9
参考文献	4	1
第III部	発表論文抄録 42	2

目 次

はしがき

共鳴トンネル素子は微分負性抵抗特性を示す量子効果素子で、その超高速性や室 温動作可能なことから注目を集めている。共鳴トンネル素子の研究ではこの微分負 性抵抗をどう利用するかが重要である。本研究代表者らはこれを用いて単安定 - 双 安定転移論理素子(Monostable-Bistable transition Logic Element, MOBILE)と 呼ぶ新しい機能性論理ゲートを考案し、その特長の一部を実証してきた。本研究 は、これまでの成果を基に、従来技術では不可能な超高速集積回路技術を開拓す ることをを目指したものである。

なお、本研究は以下の研究組織により行われた。

研究組織

研究代表者 前澤 宏一 (名古屋大学工学研究科助教授)

研究分担者 水谷 孝 (名古屋大学工学研究科教授)

交付決定額(配分額)

		•	
	直接経費	間接経費	合計
平成 15 年度	7,900	0	7,900
平成 16 年度	$5,\!100$	0	5,100
平成 17 年度	1,400	0	1,400
総計	14,400	0	14,400

(金額単位:千円)

^{第I部} 研究発表

1 学術論文

- T. Tanaka, Y. Ohno, S. Kishimoto, K. Maezawa, T. Mizutani, "Experimental demonstration of capacitor-coupled resonant tunneling logic gates for ultrashort gate-delay operation," Jpn. J. Appl. Phys., Vol. 42, pp. 6766-6771, 2003.
- Y. Kawano, Y. Ohno, S. Kishimoto, K. Maezawa, T. Mizutani, K. Sano, "88 GHz Dynamic 2:1 Frequency Divider Using Resonant Tunneling Chaos Circuit," Electron. Lett., Vol. 39, pp. 1546-1547, 2003.
- K. Maezawa, Y. Kawano, Y. Ohno, S. Kishimoto, T. Mizutani, "Direct Observation of High-Frequency Chaos Signals from the Resonant Tunneling Chaos Generator," Jpn. J. Appl. Phys., Vol. 43, pp. 5235-5238, 2004.
- 4. 前澤宏一,「負性抵抗デバイスの新時代 –共鳴トンネル素子を中心とした超 高周波応用の新展開– [招待論文]」,電子情報通信学会論文誌 (C), Vol.J88-C, pp. 295-302, 2005.
- K. Maezawa, T. Iwase, Y. Ohno, S. Kishimoto, T. Mizutani, K. Sano, M. Takakusaki, H. Nakata, "Metamorphic Resonant Tunneling Diodes and Its Application to Chaos Generator ICs," Jpn. J. Appl. Phys., Vol. 45, pp. 4790-4794, 2005.
- K. Maezawa, Y. Komoto, S. Kishimoto, T. Mizutani, M. Takakusaki, H. Nakata, "Controlling high-frequency chaos in resonant tunneling chaos generator circuits," IEICE ELEX , Vol. 2 No. 12 (June 25, 2005), pp. 368-372, 2005.
- K. Maezawa, M. Sakou, W. Matsubara, T. Mizutani, "Resonant tunneling delta sigma modulator suitable for high-speed operation," Electron. Lett., Vol. 42, No. 2, pp. 77-78, 2006.
- K. Maezawa, M. Sakou, W. Matsubara, T. Mizutani, H. Matsuzaki, "Experimental Demonstration of Ideal Noise Shaping in Resonant Tunneling Delta-Sigma Modulator for High Resolution, Wide Band A/D Converters," Jpn. J. Appl. Phys., accepted for publication, 2006.

2 国際会議

- K. Maezawa, Y. Kawano, S. Komoto, Y. Ohno, S. Kishimoto, T. Mizutani, "Control and Observation of High-Frequency Chaos in the Resonant Tunneling Chaos Generator IC," Int. Conf. InP and Related Materials (IPRM04), Conference Proceedings, pp. 627-630, 2004, Kogoshima, Japan.
- K. Maezawa, Y. Kawano, Y. Ohno, S. Kishimoto, T. Mizutani, K. Sano, "Applications of High-Frequency Chaos in Resonant Tunneling Chaos Generator Circuits (Invited)," International Meeting for Future Electron Devices, Kansai (IMFEDK2004), 2004, Kyoto, Japan.
- K. Maezawa, "Resonant Tunneling Diodes and Their Application to Ultrahigh-Speed Circuits (Invited)," JAIST Int. Symp. Nano Technology 2004, 2004, Komatsu, Japan.
- K. Maezawa, M. Sakou, W. Matsubara, T. Mizutani, "A Novel Resonant Tunneling Delta-Sigma A/D Converter Having No Feedback Loop for Ultrahigh-Speed Operation," Int. Conf. InP and Related Materials (IPRM05), 2005, Glasgow, UK.
- W. Matsubara, M. Sakou, K. Maezawa, T. Mizutani, "Experimental Demonstration of Ideal Noise Shaping in Resonant Tunneling Delta-Sigma Modulator for High resolution, Wide Band A/D Converters," Int. Conf. Solid State Devices and Materials (SSDM05), 2005, Kobe, Japan.
- K. Maezawa, M. Sakou, W. Matsubara, T. Mizutani, H. Matsuzaki, "No Feedback Delta Sigma ADC for High Frequency Operation Using Frequency Delta Sigma Modulator," Int. Conf. Solid State Devices and Materials (SSDM05), 2005, Kobe, Japan.
- K. Maezawa, "Resonant tunneling diodes and their application to high-speed circuits (Invited)," IEEE Comp. Semicond. IC Symp., 2005, Palm Springs, USA.
- 8. K. Maezawa, T. Mizutani, "InP-based Resonant Tunnelnig Diode/HEMT Integrated Circuits for Ultrahigh-Speed Operation (Invited)," to be presented at Int. Conf. InP and Related Materials (IPRM06), 2006, Princeton, USA.

- 3 国内学会等
 - 1. 前澤 宏一、「共鳴トンネル素子の動作原理と特長 [招待講演]」、電子情報 通信学会ソサイエティ大会 2003 年 9 月 23-26 日、新潟大学 五十嵐キャン パス、2003.09.23
 - 1. 前澤 宏一、 川野 陽一、 小本 芳裕、 大野 雄高、 岸本 茂、 水谷 孝、「共 鳴トンネルカオス回路における高周波カオス制御とその応用 [招待講演] 」、電子情報通信学会電子デバイス研究会、 2004 年1月 30 日、北海道大 学、2004.01.30
 - 酒向 万里生、 横山 雄司、 大野 雄高、 岸本 茂、 前澤 宏一、 水谷 孝、「共 鳴トンネル素子と MOSFET を用いた MOBILEの可能性」、電子情報通信学 会 2004 年総合大会 2004 年 3 月 23-25 日、東京工業大学 大岡山キャンパス、 東京都目黒区、2004.03.23
 - 4. 小本 芳裕、 大野 雄高、 岸本 茂、 前澤 宏一、 水谷 孝、「共鳴トンネル カオス回路における高周波カオス制御」、電子情報通信学会 2004 年総合大 会 2004 年 3 月 23-25 日、東京工業大学 大岡山キャンパス、 東京都目黒区、 2004.03.23
 - 5. 酒向 万里生、 大野 雄高、 岸本 茂、 前澤 宏一、 水谷 孝、「共鳴トンネル素 子と MOSFET を用いた DSADC の構成」、電子情報通信学会ソサイエティ大 会、2004 年 9 月 21-24 日、徳島大学 常三島キャンパス、 徳島市、2004.09.21
 - 6. 小本 芳裕、大野 雄高、岸本 茂、前澤 宏一、水谷 孝、「共鳴トンネルカオ ス回路を用いた超高速パルスパターンジェネレータの提案」、電子情報通信 学会ソサイエティ大会、2004年9月21-24日、徳島大学 常三島キャンパス、 徳島市、2004.09.21
 - 7. 前澤 宏一、 横山 雄司、 酒向 万里生、 杉山 裕和、 岸本 茂、 水谷 孝、「共鳴トンネル論理ゲート MOBILE を用いた 型 A/D コンバータの構成」、 電子情報通信学会電子デバイス研究会、信学技報、北海道大学、2005.01.28
 - 8. 前澤 宏一、小本 芳裕、大川 洋平、岸本 茂、水谷 孝、「共鳴トンネルダ イオードを用いた新しい発振回路の構成」、電子情報通信学会電子デバイス 研究会、2005 年 3 月 3 日、信学技報、東北大学、2005.03.03
 - 20. 松原 渉、 酒向 万里生、 前澤 宏一、 水谷 孝、「高速化に適した周波数変 調方式 DSADC の検討」、電子情報通信学会ソサイエティ大会、2005 年 9 月 20-23 日、北海道大学、2005.09.20

4

- 10. 前澤 宏一、小本 芳裕、岸本 茂、水谷 孝、高草木 操、中田弘章、「共鳴 トンネルカオス回路を用いた高速信号生成回路」、電子情報通信学会ソサイ エティ大会、2005年9月20-23日、北海道大学、2005.09.20
- 11. 古川 幸喜、 前澤 宏一、 水谷 孝、「サブサンプリング方式共鳴トンネル FM A-D 変換器」、電子情報通信学会ソサイエティ大会、 2005 年 9 月 20-23 日、北海道大学、2005.09.20
- 12. 前澤 宏一、 松原 渉、 古川 幸喜、 水谷 孝、「高速動作に適した新しい共鳴
 トンネル AD 変換器」、電子情報通信学会電子デバイス研究会 2006 年1
 月 26-27 日、信学技報、、北海道大学百年記念会館、2006.01.27
- 13. 前澤 宏一 杉山 裕和、 岸本 茂、 水谷 孝、「対称型単安定-双安定転移論理素 子 SMOBILE の GHz 動作」、 電子情報通信学会総合大会 2006 年 3 月 24-27
 日、国士舘大学世田谷キャンパス、2006.03.24

4 出版物

K. Maezawa, A Foerster, "Quantum transport devices based on resonant tunneling," in Nanoelectronics and Information Technology, Wiley-VCH, 2003.

5 工業所有権

- 1. 前澤、水谷 「信号生成回路」特願平 2003-416515 JST 出願 (2003)
- 2. 前澤、水谷 「 型モジュレータ及び 型 AD 変換器」 特願 2005-35196
 中部 TLO 出願 (2005)
- 3. 前澤宏一、水谷孝、国際特許 PCT出願名古屋大学 PCT/JP2006/302334 2006/02/10

^{第II部} 研究成果

1 はじめに

共鳴トンネル素子は微分負性抵抗特性を示す量子効果素子で、その超高速性や室 温動作可能なことから注目を集めている。共鳴トンネル素子の研究ではこの微分負 性抵抗をどう利用するかが重要である。本研究代表者らはこれを用いて単安定 - 双 安定転移論理素子(Monostable-Bistable transition Logic Element, <u>MOBILE</u>)と 呼ぶ新しい機能性論理ゲートを考案し、その特長の一部を実証してきた。

本研究は、これまでの成果を基に、従来技術では不可能な超高速集積回路技術 を開拓することを目的としている。具体的には、1) MOBILE を用いた超高速集積 回路の実現、2)MOBILE を拡張し 100fs/gate という極限的高速化をねらった容量 結合型 MOBILE (C²MOBILE)の実証、3) 共鳴トンネル素子の非線形性を利用し た超高周波回路の実現を主な目的とした。1) では MOBILE の特徴を活かした高速 高精度 A/D コンバータをターゲットに、MOBILE の回路パラメータ設計法、入出 カインターフェース技術、プロセス技術等を検討した。2) では 100fs/gate の動作 を目標にその基本動作実証を行った。また 3) では、共鳴トンネル素子の強い非線 形性を直接利用したカオス集積回路について研究を行った。以下、それぞれの成 果の詳細を記す。

2 共鳴トンネル論理ゲート MOBILE

ここでは本研究のベースとなる共鳴トンネル論理ゲート MOBILE の構成と動作 原理について説明する。

MOBILE は、直列に接続された2つのN型負性抵抗素子(RTD)から構成され、 これにクロックである振動電圧を与えることにより動作する[1,2]。図1にMOBILE の動作原理を説明する負荷曲線図を示す。この構成において、回路の安定状態の 数は駆動電圧に依存して変化する。a)に示すように駆動電圧がピーク電圧の2倍 より小さいとき安定点は1つ(単安定)である。駆動電圧がピーク電圧の2倍を超 えるとその安定点はb)に示すように二つに分裂する(双安定)。これは2次の相転 移と同様な現象であり、転移点付近で系は外力に対して非常に敏感となる。した がって、わずかなピーク電流の違い(外力)によって系をスイッチすることがで きる。負性抵抗素子に並列にFETを接続するなどして、実効的にピーク電流を制 御できるようにすれば、回路は論理ゲートとして動作する。

この論理ゲートは以下に述べるような大きな特長を持っている。第一は、共鳴 トンネル現象の持つ高速性を利用できることであり、第二は、クロックの立ち上



図 1: MOBILE の動作原理

がりエッジでスイッチし、その後、値を保持するラッチ機能を持つという点であ る。また、MOBILEのスイッチングは単安定 - 双安定転移を用いているため、出 力がしきい値付近で急激に変化し、その後、ほぼ一定値を取るという特徴がある。 簡単なシミュレーションによる伝達関数特性の例を図2に示すが、MOBILEがユ ニット関数的な伝達特性を持つことが分かる。この特徴はADCの比較器として理 想的である。

3 MOBILEを用いた高性能 $\Delta \Sigma A/D$ 変換器

A/D 変換器 (ADC) には様々な方式があるが、ここでは、サンプリング周波数を 高くすることが性能向上に直接結びつく $\Delta\Sigma$ 型の ADC について検討した。

図 3 に $\Delta\Sigma$ ADC の基本構成を示す。 $\Delta\Sigma$ ADC は入力信号を高い周波数のパルス 密度信号に変換する $\Delta\Sigma$ 変調器とそれを Nyquist 周波数の多ビット信号に変換す る Decimation フィルタからなっている。 $\Delta\Sigma$ ADC は信号をその帯域よりも非常に 高い周波数でサンプリングする (オーバーサンプリング) とともに、 $\Delta\Sigma$ 変調によ り量子化ノイズを高周波側にシフトし (ノイズシェーピング)、Low Pass filter によ りそのノイズ成分をカットすることにより、高分解能、高精度の AD 変換を可能 とする。このため、その分解能はサンプリング周波数によってきまり、高精度の アナログ素子を必要としない。したがって、MOBILE を用いて超高速サンプリン グが可能となれば従来にない、高分解能な ADC が期待できる。なお、Decimation フィルタは通常のデジタル回路であり、本 ADC の特性を左右する最も重要な部分



図 3: ΔΣADC の基本構成

はアナログ信号からデジタル信号への変換を担う △∑ 変調器である。

3.1 HEMT による簡易フィードバック型 $\Delta\Sigma$ 変調器

まず、本節では、一つの HEMT をフィードバック回路に用いた簡易な構成の $\Delta \Sigma$ 変調器の実現について述べる。

図 5 は我々の提案した MOBILE を用いた簡易な構成の $\Delta\Sigma$ 変調器の回路図で ある。本回路は1個のキャパシタ、2個の RTD、6個の高電子移動度トランジスタ (HEMT) だけという、非常にシンプルな構成となっている。キャパシタ C と入力 HEMT Tr1 は積分器の役割を果たし、2つの RTD が構成する MOBILE はインバー タ型コンパレータとしての役割を果たしている。

ここで、回路の動作原理について簡単に説明する。Tr1に入力電圧 V_{in} が印加されると、それに比例した電流 I_1 が流れ、キャパシタCに蓄えられた電荷は徐々に減少する。キャパシタ電圧 V_C がMOBILEの論理閾値電圧よりも下回ると、クロッ



図 4: MOBILE を用いた $\Delta\Sigma$ 変調器



図 5: MOBILE を用いた $\Delta\Sigma$ 変調器

クの立ち上がりに合わせて MOBILE が high にスイッチし、パルスが出力される。 この出力パルスは Tr2 (I_2)を通してキャパシタ C を充電するので、 V_C が上昇しパ ルスの出力は抑止される(負帰還)。以後この一連の動作を繰り返す。この動作の 時間間隔は、Tr1 によってキャパシタ C を放電する速さに比例する。このようにし て、入力電圧 $V_{\rm in}$ は出力パルス密度に変換される。本回路の大きな特徴は、フィー ドバックループと積分器の構成を非常に簡易化したことである。これは、前節で 述べたように MOBILE の入出力特性がユニット関数的で理想的な比較器として動 作することによっている。

InP 基板 RTD/HEMT 同時集積プロセスを用いて、本回路を作製した。作製した HEMT のゲート長は 1.2 μ m である。また、RTD の室温におけるピーク電圧、 ピーク電流、ピーク対バレー電流比はそれぞれ、0.35 V、6.0 × 10⁴ A/cm²、6 で あった。作製した回路の顕微鏡写真を図 6 に示す。回路のサイズは 750 × 750 μ m² である。

測定は on wafer で行った。入力信号端子に一定の電圧を印加した場合のサンプ リングオシロスコープによる出力波形観測結果の例を図7に示す。クロック周波 数は2 GHz である。出力バッファTr6 により、波形は上下反転している。パルス



図 6: MOBILE を用いた $\Delta\Sigma$ 変調器のチップ写真



図 7: MOBILE を用いた $\Delta\Sigma$ 変調器の出力波形の例

密度変調された出力は一種の擬似ランダムパルスとなるため、サンプリングオシ ロスコープではアイパターン状の信号が見られる。入力電圧を変化させると、出 力1と出力0の波形の濃度が変化することが観測された。このことは、パルス密 度が入力信号によって変化することを示している。

次に入力として正弦波を与え、量子化ノイズについて調べた。出力パルス信号



図 8: 作製した ΔΣ 変調器の出力スペクトル

をストレージオシロスコープで観測、蓄えた後、コンピュータ上でしきい値処理、 FFTを行った。図8に測定結果の例を示す。この図は11MHzの正弦波入力信号の 強度を変化させて出力パワースペクトルを調べたものである。 図から分かるように 1 GHz から 200 MHz 程度の周波数においてノイズパワー はほぼ線型に減少しており、その傾きは 20 dB/dec に近い。これは $\Delta\Sigma$ 変調器の 重要な特性であるノイズシェーピング効果を示している。信号強度は入力信号強 度に対して 200 mV 程度までは線型に増加したが、それ以上では飽和し、高調波 ピークが見られた。この特性で最も問題となるのは低周波側でノイズが減少せず、 一定値にとどまってしまうこと (ノイズフロア)が高いことである。このため、SN 比としては 11 MHz 帯域幅で最大でも 30 dB 程度であった。このノイズフロアの 高さはフィードバック部分の不安定に起因する可能性が高いと考えている。回路 シミュレーションでは十分低い値 (信号強度に対して-80 dB 以下)が得られており、 今回の試作で、デバイス、特に HEMT の特性が十分でなかったことがその一因に 挙げられる。今後、特性改善のためには十分な検討が必要である。

3.2 周波数変調中間信号を用いた $\Delta\Sigma$ 変調器

前節で述べたように MOBILE の特徴を活かせば非常に簡単な回路で $\Delta\Sigma$ 変調器 を構成することが可能である。しかし、前節の回路はフィードバックに HEMT を 用いているため、フィードバックの誤差を低減するのが難しく、ノイズフロアの 低減にはかなりの困難が予想される。本節では、前節と異なる新しい方式を用い て、MOBILE の特徴を活かした $\Delta\Sigma$ ADC の実現について検討した結果について述 べる。

3.2.1 構成と動作原理

ここでは周波数変調 (FM) 信号を用いた新しい DSM(FMDSM) 方式を用いる。 この方式は FM 信号の特徴を利用したもので高周波動作に適している。以下、こ の方式の構成、動作原理、特徴について従来型の DSM と比較して説明する。

図9は通常の $\Delta\Sigma$ 変調器 (ローパスフィルタ型) のブロック図である。この $\Delta\Sigma$ 変調器は積分器と1bit 量子化器及び、1bit D/A 変換器から成っている。入力信号 は積分され、その値があるしきい値を越えたときにパルスを出力する。同時にそ れが D/A 変換器を通してフィードバックされる。このネガティブフィードバック が $\Delta\Sigma$ 変調器の基本であり、これによって信号のパルス密度への変換が行われる。しかし、フィードバック (つまり、D/A 変換器)には高い精度が必要であり、動 作速度を制限する要因となっている。

図 10 はこの欠点を解決するために提案された FM 中間信号を用いる ΔΣ 変調 器である [3, 4]。この構成は以下に述べるように FM 信号の特徴を巧みに利用して いる。

電圧制御発振器 (VCO) の出力信号の位相 $\theta(t)$ は以下の式で表せる。

$$\theta(t) = \int_{\tau=0}^{t} (2\pi f_{\rm c} + kx(\tau))dx \tag{1}$$



図 9: △∑ 変調器のブロック図



図 10: FM 中間信号を用いた $\Delta\Sigma$ 変調器のブロック図

ここで、x(t)、 f_c 、kは、それぞれ、入力信号、発振の中心周波数 (FM 信号の搬送 波周波数)、周波数変調度である。このように VCO 出力の位相は入力信号を積分 したものと考えることが出来、図9の積分器は不要になる。さらに、位相が 2π で 0 に戻ることは、大きさ 2π のネガティブフィードバックと見なすことが出来る。 したがって、位相が1周回るたびにパルスを出力するようにすれば、速度を制限 するフィードバック DA 変換器なしで $\Delta\Sigma$ 変調器を構成できる。このネガティブ フィードバックは数学的に自然が内蔵しているものであり、この段階では回路素 子の非理想的特性から生じる誤差は存在しない。パルス出力は FM 信号を 1bit 量 子化器を用いて、量子化し、出力が0から1へ変化する部分を取り出せばよい。図 では XOR を用い、0→1だけでなく、1→0の変化も取り出すことにより、実質 的に2倍の周波数でサンプリングした効果を得ている。

この方式はフィードバックが自然に内蔵されており、ループが存在しないため、 高速動作に適している。しかも、フィードバックに誤差が生じないため、容易に 高精度化が可能という特徴がある。

しかし、この方式には三つの大きな困難があり、その実用化を妨げてきた。その 第一は、本方式の特徴のひとつである高周波動作可能という利点を生かすために は、高周波で高い感度を持つ量子化器が必要となる点である。これはMOBILEの特 徴そのものであり、MOBILEを用いることにより、この問題をクリアし、FMDSM の特長を最大限引き出すことが可能になると思われる。



図 11: MOBILE を量子化器に用いた FMDSM の動作確認実験

また、第二の問題点としては VCO に対する要求が厳しい点が挙げられる。サン プリング周波数に対する FM 信号変調幅が、入力信号の大きさとなるため、非常 に広い周波数変調幅が要求される。サンプリング周波数を f_s とすると、パルス密 度を 0 から 1 まで変化させるためには 0 Hz から $f_s/2$ までの周波数変調が必要であ る。変調範囲がこれより小さい場合、ダイナミックレンジや SN 比 (SNR) は理想 的な値からその割合だけ減少することになる。さらに、VCO の発振周波数と入力 信号との間には、高精度な線形性が要求される。この両者を同時に満たすのは非 常に難しい。

第三の問題点としては、この方式を高次の $\Delta\Sigma$ 変調器へ拡張することが容易で ないことが挙げられる。 2 次の $\Delta\Sigma$ 変調器を構成するためには、初段の積分器出 力を次段へ与える必要がある。しかし、VCO の出力はあくまでも発振波形であり、 位相ではない。そのため、積分出力を取り出すには複雑な回路が必要となり [5]、 本方式の特長が失われてしまう。もう一つの方法としては、この $\Delta\Sigma$ 変調器を含 んだ形で通常の積分器を組み合わせて 2 次のループを作る方法がある [4]。しかし、 この場合、グローバルなフィードバックループが存在するため、高速性の面で、周 波数変調方式の利点を十分引き出しているとはいえない。

以下、MOBILEを用いることにより、これらの問題点を解決し、高性能なFMDSM を構成する方法について述べる。

3.2.2 MOBILE による FMDSM の実証

本節ではまず、MOBILE を用いて FMDSM の動作を検証した結果についてのべる。図 11 に実験の構成を示す。用いた MOBILE は InP 基板上に RTD と HEMT を集積化したもので、HEMT のゲート長は $0.7\mu m$ 、RTD のピーク電流密度、ピーク電圧は 1×10^5 A/cm²、 0.35V である。この実験では、簡単のため、FM 信号はマイクロ波信号源により生成し、それを MOBILE の入力とした。MOBILE の出



図 12: MOBILE 量子化器の出力波形。 $f_s = 4$ GHz.

カはストレージオシロスコープにより、観測・蓄積し、その結果をコンピュータ で解析した。(したがって、図10のregister、XORによる処理はコンピュータ上で 行っている。)

図 12 はサンプリング周波数 4GHz における MOBILE の出力波形である。入力 信号は 1MHz の正弦波とし、FM 中間信号の搬送周波数は f_c は 1GHz、その変調 幅は ± 6.25 MHz である。FM 信号が High と Low に明瞭に識別されていることがわ かる。図 13 はこの出力をコンピュータ上で処理して得られたパワースペクトルで ある。1MHz にシャープな入力信号ピークが見えるとともに高周波側から低周波 に向かって 20dB/dec で減少する量子化ノイズが見えている。これはノイズシェー ピング効果により、低周波側の量子化ノイズが高周波に追いやられたものである。 3 桁以上にわたって 20dB/dec で減少するほぼ理想的なノイズシェーピング特性が 得られた。また、低周波に残るノイズ (ノイズフロア) も非常に小さい。

図 14 により高速のストレージオシロスコープを利用して同様の測定を行った結 果を示す。サンプリング周波数は20GHz である。入力信号は1MHz の正弦波でFM 中間信号の搬送波周波数は3GHz、変調幅は±10MHz である。ここでも20dB/dec の傾きをもつ理想的なノイズシェーピング特性が4桁以上にわたって得られてい る。これらの結果はMOBILEが理想的な1bit 量子化器として働くことを示してい る。今後、デバイスや回路の最適化により、100GHz を大きく超えるサンプリング 周波数が可能と考えられる。



図 13: MOBILE を用いた FMDSM の出力パワースペクトル



図 14: MOBILE 量子化器の出力波形。 $f_s = 20$ GHz.

3.2.3 サブサンプリング方式 FMDSM

本節では最初に述べた第二の問題点である VCO に対する厳しい要求条件を緩和 するための方法について述べる。 先に述べたように FMDSM の VCO は広い変調幅と線形性が要求される。出力 パルス密度が 0 から 1 まで変化するためには (フルスケール)、サンプリング周波 数を f_s としたとき、FM 波の搬送周波数 f_c 、変調幅 (半値幅) Δf は以下の条件を 満たす必要がある。

$$f_{\rm c} = f_{\rm s}/4,\tag{2}$$

$$\Delta f = f_{\rm s}/4.\tag{3}$$

このとき、変調度 $(\Delta f/f_c)$ は 1 となってしまい、VCO の実現は困難である。た とえば、サンプリング周波数 4GHz のとき、搬送波周波数 1GHz、変調幅 1GHz が 必要である。

この問題を緩和する有効な方法として FM 信号の搬送波周波数 f_c をサンプリン グ周波数 f_sより大きくする方法がある [6]。このとき、量子化器は量子化と同時に ダウンコンバージョンミキサとしての働きも行うことになる。実際、以下の条件 を満たすとき、出力は上式と同じになる。

$$f_{\rm c} = (n+1/4)f_{\rm s},$$
 (4)

$$\Delta f = f_{\rm s}/4.\tag{5}$$

また、次式を満たす場合も(出力は反転するが)結果は同じになる。

$$f_{\rm c} = (n+3/4)f_{\rm s},$$
 (6)

$$\Delta f = f_{\rm s}/4.\tag{7}$$

ここで*n*は任意の正の整数である。

しかし、この方式を実現するためには量子化器のスイッチング時間 (アパーチャ時間) が非常に小さい必要があり、これまで困難であった。我々は MOBILE を用いることにより、この問題点を解決できると考え、以下の実験を行った。

図 15 と図 16 にサブサンプリング FMDSM の可能性を MOBILE 量子化器でテ ストした結果を示す。ここで、サンプリング周波数は 4GHz、FM 搬送波周波数は 15GHz、変調幅は \pm 10MHz である。FM 中間信号の周波数はサンプリング周波数 より非常に大きいにもかかわらず、出力が High、Low に明瞭に区別できる良好な 出力波形が得られた。これから得られたパワースペクトルも図 13 に劣らず良好な ノイズシェーピングを示した。これらの結果は MOBILE の高速スイッチング特性 によるものであり、MOBILE を用いることで従来技術を超えた高性能な Δ 2ADC が実現できると考えている。

3.2.4 周波数変調方式 △Σ 変調器の高次化

先に述べたように、FMDSMの問題点の一つに高次化が難しい点がある。一次の ΔΣ 変調器ではサンプリング周波数の増加に対して 9dB/oct でしか SNR が増加



図 15: MOBILE 量子化器の出力波形。 $f_s = 4$ GHz, $f_c = 15$ GHz.



図 16: MOBILE 量子化器の出力パワースペクトル。 $f_s = 4GHz, f_c = 15GHz.$



図 17: 二重クロック MASH 方式 FMΔΣ 変調器のブロック図

しないため、高分解能を得るには非常に高いサンプリング周波数が必要となる。変 調器を高次化すれば次数 L に対して 6L + 3dB/oct と出来るので有効であるが、回 路は複雑化し、サンプリング周波数が制限されることになる。ここでは、高いサ ンプリング周波数が可能である、周波数変調方式 $\Delta\Sigma$ 変調器の利点を生かしたま ま、高次の変調器を構成する方法を提案する。

図 17 にここで考える 2 次の $\Delta\Sigma$ 変調器の構成を示す。これは MASH 方式の 2 次 $\Delta\Sigma$ 変調器の二段目の部分に周波数変調方式の $\Delta\Sigma$ 変調器を用いたものである。こ こで、最も特徴的な点は 2 段目を初段より高速のクロックで動作させることにあ る。これまでに述べてきたように周波数変調方式は高速動作が可能であり、特に MOBILE を用いれば従来にない高いサンプリング周波数も期待できる。これを活 かし、2 段目の変調器を初段より高速に動作させることにより、SNR の増大を図 る。ただし、初段の積分器は連続時間のものとする。

問題は2次だけ高速で動作させたときどれだけのSNR増大が得られるかであるが、これは以下のように考えられる。

MASHでは初段の量子化誤差が二段目の入力となり、それを量子化した結果を 初段から差し引く。そのため、初段の誤差は打ち消され、2段目の量子化誤差(二 次の量子化誤差)のみ残る。これはここで提案した構成でも同様である。したがっ て、量子化ノイズは2次(12dB/oct)の周波数依存性を持つ。 このとき、2次の量 子化ノイズを支配するサンプリング周波数は高速動作させた2段目のクロックで ある。 したがって、オーバーサンプリングの効果 3dB/oct を加えて、2段目のサ ンプリング周波数上昇による SNR 増大としては15dB/oct が期待される。しかし、



図 18: 二重クロック MASH 方式 FM $\Delta\Sigma$ 変調器の動作波形。上から順に、初段 $\Delta\Sigma$ 変調器の出力、2 段目 $\Delta\Sigma$ 変調器の出力、2 段目の積分器への入力、2 段目の積分 器の出力。($f_{s2}/f_{s1} = 32$ 、K = 64) 時間は $1/f_{s2}$ で規格化してある。

二段目の変調器を飽和させないためには、初段と二段目のクロックの比 (f_{s2}/f_{s1}) を n としたとき、二段目の入力は 1/n に減衰させる必要がある (K = n)。これに より、SNR は 6dB/oct 減少する。

したがって、この両者を加味すると、二段目のクロックを 2 倍するごとに SNR は 9dB/oct で増大することが予想される。これは 1 次の $\Delta\Sigma$ 変調器と同じである が、初段のクロックまでは 15dB/oct の依存性を持つため、トータルの SNR は次 式で表せる。

$$SNR = 15 \times \log_2 \frac{f_{s1}}{2f_0} + 9 \times \log_2 \frac{f_{s2}}{f_{s1}} - 6.42 (dB)$$
(8)

つまり、2段目の変調器を高速で動かすことが出来れば、通常の2次変調器を超え て高い分解能を得ることが可能となる。

この考察を確認するために、各要素ブロックを理想的と見なした数学的なモデ ルでシミュレーションを行った。

図 18 は二重クロック MASH 方式 FM $\Delta\Sigma$ 変調器の動作波形の例である。ここ で、 f_{s2}/f_{s1} 、 K はそれぞれ、32、64 とした。二段目の積分器の飽和を防ぐため、 $K = 2f_{s2}/f_{s1}$ としている。



図 19: 二重クロック MASH 方式 FM $\Delta\Sigma$ 変調器のノイズスペクトル。 $f_{s2}/f_{s1} = 1$ 、 K = 1。(通常の MASH)

図 19、20、21 に通常の 2 段 MASH および、2 段目のクロック周波数を増大させ た二重クロック MASH 方式 $\Delta\Sigma$ 変調器のノイズスペクトルを示す。入力信号は初 段のクロック周波数の 128 分の 1 の正弦波とし、周波数は初段のクロックで規格 化してある。なお、計算は Blackman-Harris 窓関数を用いて行った。図で明らかな ように 2 段目のクロック周波数のみを大きくしても量子化ノイズは 40dB/dec の依 存性を示し、 2 次のノイズシェーピング特性は保たれる。また、各図を比較する と二次のサンプリング周波数が増大するに連れて、ノイズレベルが低下している ことも見て取れる。

これらの結果から SNR を計算した結果を図 22 に示す。ここでは、入力とした 正弦波信号の 2 倍の周波数を信号帯域とした。基準とした通常の MASH 方式二次 変調器のオーバーサンプリング比は 64 である。図には初段から 2 段目への入力に 対する信号減衰係数 K の異なる二種類について示してある。 は $K = 2f_{s2}/f_{s1}$ 、

は $K = f_{s2}/f_{s1}$ を示す。また、実線は 9dB/oct、点線は 6dB/oct の傾きを示す。 $K = f_{s2}/f_{s1}$ のときは、クロック比を大きくするにつれて、二段目の $\Delta\Sigma$ 変調器 が飽和するため、多くの高調波が生じ、SNR の増加が抑えられてしまう。しかし、 $K = 2f_{s2}/f_{s1}$ とすることにより、上記の考察どおりの 9dB/oct の SNR 増大効果が 得られた。 $K = 2f_{s2}/f_{s1}$ とすることにより、SNR は 6dB 減少するが、クロック比



図 20: 二重クロック MASH 方式 FM $\Delta\Sigma$ 変調器のノイズスペクトル。 $f_{s2}/f_{s1} = 8$ 、 K = 16。

を大きく出来ればその影響は小さい。周波数変調方式 △∑ 変調器の特徴を活かし て、2 段目のクロック周波数を高くすることにより、二重クロック MASH 方式の 利点が生かせると考えられる。

なお、ここでは MASH の初段には 1 次の $\Delta\Sigma$ 変調器を用いたが、ここに 2 次の 変調器を用いた 2-1 MASH 型や 3 段 1-1-1 MASH など、高次の MASH や cascade 型でも同様な効果が期待できる。通常、MASH や cascade 型の段数は積分器のリー クや、フィードバックの誤差といった回路の非理想特性に起因する誤差によって制 限されている。周波数変調方式 $\Delta\Sigma$ 変調器は積分やフィードバックを位相自身が 持つ性質によって行うため、本質的にこの種の誤差が生じない。したがって、高次 の MASH や cascade 方式の最終段に周波数変調方式の $\Delta\Sigma$ 変調器を用いれば、従 来にない高分解能が可能となると考えられる。



図 21: 二重クロック MASH 方式 FM $\Delta\Sigma$ 変調器のノイズスペクトル。 $f_{s2}/f_{s1} = 32$ 、 K = 64。

4 容量結合型 MOBILE (C²MOBILE)

ここまで述べてきたように、MOBILE は RTD の高速性を活かした論理ゲート であり、ADC を初めとした様々な応用が期待できる。しかし、MOBILE のスイッ チングは RTD に並列に接続された HEMT に依存しているため、その動作速度は 依然として HEMT のスイッチング速度によって律速されてきた。我々は MOBILE の極限的高速化を狙い、図 23 に示す新しい回路構成 Capacitor-Coupled MOBILE ($C^{2}MOBILE$)を提案した。ここでは $C^{2}MOBILE$ の基本的な動作を試作により実 証した結果について述べる。

4.1 構成と動作原理

C²MOBILE の動作原理について、図 23 を用いて詳しく説明する。中央の図に 示すような、2つの RTD 対をキャパシタで接続した回路を考える。次段のクロッ ク(CLOCK2)は初段のクロック(CLOCK1)より数百フェムト秒遅らせる。ま ず、初段が High にスイッチングする場合について考える(図 23(a))。左側の図で クロック電圧が上がっていくと、まず時間 t1 で CLOCK1 がスイッチング電圧に



図 22: 二重クロック MASH 方式 FM $\Delta\Sigma$ 変調器の SNR。横軸は 2 段目の $\Delta\Sigma$ 変 調器に与えるクロックの 1 次のクロックに対する比。 は $K = 2f_{s2}/f_{s1}$ 、 は $K = f_{s2}/f_{s1}$ 。また、実線は 9dB/oct、点線は 6dB/oct の依存性を示す。

達し、初段の RTD 対が High にスイッチングする(左図の OUT1)。このとき、次 段のクロック CLOCK2 は数百フェムト秒遅れているので、次段(OUT2)はまだ スイッチングしていない。前段が High にスイッチングすると、結合キャパシタの 左側の電位が急激に上がるため、結合キャパシタに前段から次段の方向へ過渡電 流が流れる(中央の図の矢印方向)。この電流が流れている間に、右図に示すよう に、次段が遅れて時間 t2 でスイッチングをする。このとき、キャパシタによる過 渡電流によってピーク電流が変化していて、上側部分のピーク電流が増加してい るため次段は High にスイッチングする。

図 23(b) は Low にスイッチングする場合を示す。駆動電圧が上昇すると、まず 初段が Low にスイッチングする。結合キャパシタの左側の電位が急激に下がるた め、結合キャパシタに、今度は次段から初段の方向に電流が流れる。次段が遅れ てスイッチングするとき、この電流によって下側のピーク電流が増加しているの で、次段は Low にスイッチングする。

このように、C²MOBILE は結合キャパシタを流れる過渡電流を信号伝達に用いることにより、超短ゲート遅延時間が可能となり、100 fs/gate クラスの超高速論理回路が構成できる。





4.2 試作回路

C2MOBILEの動作原理を実証するため、図24に示す回路をInP基板上RTD/HEMT 集積化技術を用いて試作した。ここで、初段には通常のMOBILEを接続し、入力 パルス信号を作っている。また、出力にはオープンドレイン型の出力バッファを 設け、測定系の影響が回路に及ばないようにした。微小な時間遅れを持ったクロッ クを作るためには、各段のクロック端子に抵抗をはさみ、実効的に遅延を作る方 法を用いた。抵抗値は前から順に15、30 Ωである。また、結合容量の値は40 fF とした。3 段目のゲートに付けた HEMT は出力容量を流れる電流の補償用であり、 測定中はゲート電位を固定した。



図 24: 作製した C²MOBILE 回路

4.3 測定結果

図 25 はクロック周波数を 10 GHz とし、初段の(通常型)MOBILE に 5 GHz の 入力信号を与えた場合の動作波形である。入力信号の周期に従って High、Low を 繰り返す出力が得られており、正常な動作が得られた。このことは結合容量を通 る過渡電流により正しく信号が伝達されていることを示している。なお、本実験 条件でのゲート遅延時間は抵抗値とクロック電圧から約 3 ps と見積もられる。

以上、C²MOBILEの基本的な動作を実証できた。本論理ゲートはインバータを 構成するのが難しいという問題点はあるが、これは、正負、両論理をもつ2重の 回路を形成することで解決可能である[7]。これにより、任意の組み合わせ論理回 路を構成することができ、回路の高速化に有効であると考えられる。



図 25: C²MOBILE の動作波形

5 共鳴トンネル素子を用いたカオス生成器

最近、強い非線形性から生じるカオス現象に関する関心が高まっており、これ を通信や情報処理に応用しようという研究が行われている[8,9]。従来、カオスは 数学や物理学の分野で扱われることが多く、工学では、不要なノイズとして排除 される方向にあった。しかし、カオスは複雑な振る舞いをするにも関わらず簡単 な系で生じるため、これを積極的に取り入れることで単純な構成の素子や回路か ら複雑な機能を取り出せる可能性がある。RTD の特徴である負性抵抗特性は非常 に強い非線形性とも考えることができる。RTD を用いて簡単な回路で超高周波の カオス生成回路が実現できれば、新しい Application が生み出せる可能性がある。

我々は、この点に着目し、超高周波のカオス生成回路とその応用に関して研究 を行ってきた。本論文では、我々の提案した共鳴トンネルカオス回路とその分周 器への応用、カオス制御とそれを用いた高周波カオスの直接観測について述べる。

5.1 強制振動 Van der Pol 型カオス生成器

共鳴トンネル素子の非線形性を活かした超高周波のカオス生成回路として我々 は図 26 に示す回路を提案した。これは強制振動型 Van der Pol 発振器とみなすこ とができる。本回路は本質的には 2 次元の微分方程式系であり、カオスの生じる 微分方程式系としては最も簡単な(自由度の小さい)系の一つである。なお、負 性抵抗素子を用いたカオス生成回路としては Chua の回路 [10] が有名であるが、こ の回路も Chua の回路の変形と言える。



図 26: 共鳴トンネル素子を用いた強制振動 Van der Pol 型カオス生成回路



図 27: 周波数変化に伴う出力パターンの変化

この回路はRTD、インダクタ、キャパシタからなる非常に簡単な回路であり、負性抵抗素子を利用した発振器である Van der Pol 発振器に入力端子を設けたものに



図 28: 分岐図

なっている。この入力端子に正弦波などの振動電圧を加えることによりカオスを 含む様々な信号を生成することができる。例として、図 27 に入力信号の周波数を 変化させた時の応答パターン変化の概略を示す。 $f_{\rm LC}$ は LC 特性周波数 $1/2\pi\sqrt{LC}$ である。図中の斜線領域では図 27(b)の様な分周信号を出力し、黒く塗りつぶされ た領域では図 27(c)の様なカオス信号を出力する。図 28 はこの系の分岐図である。 先ほどの差分方程式の例と異なり、この系は連続であるが、入力信号の固定した 位相における出力をサンプリングすることで系を差分化し、分岐図を作ることが できる。

図から分かるように、このときの周波数に対する出力パターンの変化はカオスを 挟んで周期が1づつ増加していく。これは周期加算分岐 (period adding bifurcation) と呼ばれる。この様に、本回路では外部入力パラメータ (*f*, *V*₀, *A*) をコントロール することでその動作モードを制御でき、また、その動作周波数レンジは *L*、*C* の 値にによって決定できる。したがって、共鳴トンネルダイオードの遮断周波数に 迫る高周波動作が可能と考えられる。

5.2 超高周波分周器への応用

前節で述べた分岐現象は分周比を選択できるダイナミック分周器ととして使う ことができる。RTDの高速性と回路のシンプルさを考えれば、本分周器は従来技 術をしのぐ超高周波動作が期待できる。我々は、InP基板上へのRTD/HEMT集 積化技術を用い、超高周波動作を実証することを試みた。図29に試作したカオス



図 29: 高周波特性測定用集積回路



図 30: 作製した RTD カオス分周器のチップ写真

集積回路の回路図を示す。基本回路である図 26 との違いは出力バッファを設けた こと、および、入力のインピーダンス整合を図るために抵抗を設けたことである。 出力端子に接続する測定系の影響をさけるためには出力バッファの集積化が必要 である。ここでは最も簡単なオープンドレイン型の出力バッファを HEMT を用い て形成した。このため、コア回路からは HEMT の容量のみが見え、測定系の影響 を除くことができる。なお、本回路のカオス回路中の容量 C には HEMT のゲート 容量を加える必要がある。また、入力端に設けた 100 Ω の抵抗は合成抵抗の平均値 が 50 Ω となるように選んだ。

図 30 に作製した分周器 IC のチップ写真の例を示す。チップサイズは $450 \times 550 \mu m^2$ である。

図 31 は本分周器の動作波形の例である。図には、入力周波数を 88 GHz とした ときの、(a)1/2分周出力波形、(b) 位相ノイズ特性を示した。図 (a) から明瞭な 1/2 分周波形(周期 22.73 ps) が確認できる。図 (b) はオフセット周波数レンジを 10 Hz から 1 MHz としたときの SSB (Single Side Band) 位相ノイズ特性を示す。位



図 31:88 GHz における動作波形と位相ノイズ特性

相ノイズ特性は、1 MHz オフセットにおいて-100 dBc/Hz 以下であり、カオス系 を分周器に応用したことによる特別な位相ノイズ特性の劣化がないことが確認さ れた。なお、この回路における LC 特性周波数は約46 GHz であり、設計を変える ことにより100 GHz を大きく超える動作も可能と考えられる。

5.3 カオス性の検証とカオス制御

さて、これまで我々は RTD を用いたカオス回路の応用として、超高周波分周器 を取り上げ検討してきた。しかし、分周器は非線形系の分岐現象を利用したもの で、カオスそのものの応用ではない。カオスに関しては分岐図やその信号スペク トルを観測する程度に留まっている。この1つの要因として、マイクロ波/ミリ波 帯ではカオスの実波形の解析が容易でなく、カオスを特徴付ける物理量の決定が 困難であることが挙げられる。実際に、非線形解析などの分野においても、カオス の解析手段は数値シミュレーションや低周波実験であり超高周波でのカオスの解 析はほとんど行われていない。また、カオス回路の分周器応用を考えた場合、カ オス自身は望ましくない現象であり、前節では、カオス応答領域を狭めるように 回路素子を設計した。しかし、カオスは複雑な振る舞いをするにも関わらず簡単 なシステムで実現できるため、従来多数の素子と複雑な回路を必要とした機能が 1つのカオス生成回路で置き換えられる可能性を秘めている。

ここではまず、超高周波カオス応用のための第一段階としてカオス信号の直接 観測を試みる。超高周波でカオスの実波形を観測するためには、単にカオスを出 力するだけではなく、これをコントロールすることが必要である。そのため、カ オスの実波形観測はカオスの性質を調べるためだけに留まらず、カオス自身を使っ た新しい信号生成素子へと発展する可能性を秘めている。

5.3.1 高周波力オス直接観測の原理

低周波領域ではストレージオシロスコープを用いることで、カオスのようなラ ンダムな波形を観察することが可能である。しかし、マイクロ波/ミリ波帯では信 号観察をサンプリングオシロスコープに頼らざるを得ない。このとき、カオスの ように非周期的な波形は重なり合ってしまい、観測不可能となる。マイクロ波/ミ リ波帯でのカオスの解析が容易でなく、カオスを特徴付ける物理量の決定が困難 なのはここにその原因がある。

カオスはその大きな特徴として初期値鋭敏性が挙げられる。つまり系がカオス 状態にあるとき、近接した初期条件をもつ2つの波形は時間の経過と共に指数関 数的に乖離する。初期値の誤差は自然界では避けられず、このため、カオス信号 は予測不能となる。しかし、見方を変えれば、誤差増大を無視できる短い時間に 限れば、カオス信号を予測することが可能ともいえる。これを利用し、短いタイ ミングで回路にリセット信号を入力し、カオス出力を初期状態にリセットするこ とで、繰り返し信号を作ることを考えた。これにより、高周波領域でのカオスの 実波形観測が可能となる。

定期的に、回路を初期状態に戻すためには、これまでの共鳴トンネルカオス回路 に新たに出力信号をリセットするための回路をインプリメントすることが必要で ある。我々は、図32に示す回路を作製した。回路状態をリセットするためにFET スイッチを用い、RTDに並列にこれを接続する。これにより回路は、スイッチ off 状態でカオス信号を出力し、onになるとスイッチを介してキャパシタのチャージ を放電し、初期状態 Vout = 0 に戻る。理想的なスイッチ(タイミングジッタ無し) を仮定し、あらゆるノイズ要因を除外すれば、毎回厳密に同じ初期状態に戻すこ とが可能である。しかし、現実的にはタイミングジッタやノイズなどによって初 期値は僅かに異なる。カオスを繰り返し信号とみなせる長さは、初期値の誤差と リアプノフ指数(発散する度合い)に依存する。



図 33: カオス波形測定システム

5.3.2 測定系

カオスの実波形を観測するためには図 33 に示すような測定系を用いた。IC へのリセット信号源(方形波)としては SONY Tektronix 社のデータジェネレータ DG2040型を用いた。広帯域アンプを出力側に用いることで十分な出力振幅を確保



図 34: ジッタによる出力波形の乖離

し、波形観測を容易化した。また、オシロスコープへのトリガとしてシンセサイ ズドスイーパ1を用いたが、これはデータジェネレータに比べてクロックジッタ が小さいためである。さて、サンプリングオシロスコープで波形を再生するため には、出力はオシロスコープのトリガの周期で繰り返すことが必要である。分周 動作のように周期的な信号であれば、オシロスコープへのトリガ周期はカオス回 路への入力信号周期に対し整数倍の関係であればよい。しかし、カオスを観測す るためには、リセットをかける周期も、入力信号周期やオシロスコープへのトリ ガ周期と整数比の関係であることが必要となる。

前述の手法によりカオス実波形を観測する場合、回路内のFETスイッチへ入力 する信号には高い精度(ジッタ)が要求される。本測定系の場合、データジェネ レータのクロックジッタは公称値で標準偏差10psとなっている。これはFETス イッチのon/offを切り換えるタイミングの誤差であり、カオスを初期条件へ戻す タイミングのばらつきを与える。例えば、入力周波数が1GHzの時、スイッチのタ イミング誤差は入力周期Tinの高々1%であるが、周波数50GHzでは誤差がTin の半分にも相当する。そのため本測定系では、入力周波数はデータジェネレータ のクロックジッタにより制限される。より高周波でカオス波形を観測するために は、より高精度の信号源を使用する必要がある。

5.3.3 ジッタの影響

上で述べたように本実験ではリセット信号のジッタが最も大きな初期条件の誤 差要因と考えられる。ここではその影響を評価した結果について述べる。

図 34 は FET スイッチが on から off へと切り替わるタイミングの異なる 2 つの 場合についてカオス波形を求め、それらを重ねたものである。タイミングジッタ の大きさは入力信号周期の 1% とした。図に示されるように、矢印の範囲 T₀ では 2 つの波形は一致しているが、その後、両波形は急速に乖離してゆくことが解る。



図 35: 観測可能周期のジッタ依存性

この条件下では、波形が一致しているとみなせる長さ T₀ は入力信号周期の約 20 倍 程度となった。

さて、ジッタが大きくなるほど波形の観測長は減少していくことが予想される。 そこで、カオスを繰り返し波形とみなせる長さ T_0 とFET スイッチに与える信号の クロックジッタとの関係を調べた。なお、繰り返しの長さ T_0 を判定するために基 準が必要となるが、ここでは、スイッチが off された瞬間から 2 つのカオス波形の 電圧差が20 mVを超える点までを繰り返し期間 T_0 とした。図 35 にシミュレーショ ン結果を示す。横軸と縦軸は、入力信号周期 $T_{\rm in}$ でそれぞれ規格化してある。図中 の破線(ジッタ0)付近ではカオスの観測長は $T_{\rm in}$ の20~30倍程度あるが、ジッ タが増加するに従いそれは減少していく。ただし、10%と比較的大きなジッタを 仮定しても、 $T_{\rm in}$ の10倍程度はカオスを観測できることがわかった。先に述べた ように、データジェネレータのクロックジッタ(標準偏差 10 ps)がICへの入力 周波数 $f_{\rm in}$ を制限するが、シミュレーション結果からジッタが 10%として、 $f_{\rm in}$ は 10 GHz 程度まで許容できると予想される。なお、カオス波形の観測長は初期値の ばらつきと共に、カオス性の強さにも依存する(リアプノフ指数の大きさ)。同じ 分岐図上のカオスでもパラメータが異なれば、カオスの強さも異なるため、ここ で行うシミュレーションは1つの目安と考えるべきである。



図 36: 作製したカオス直接観察用集積回路

5.3.4 測定結果

図 36 に作製した集積回路の上面写真を示す。回路の特性周波数 $f_{\rm LC}$ はクロック ジッタを考慮して低め (約 3 GHz) に設計した。チップサイズは 700 × 800 μ m² であ る。また、スイッチング FET のゲート幅 $W_{\rm g}$ は on 抵抗を低減するために 200 μ m と大きくした。ゲート長 $L_{\rm g}$ はバッファ、スイッチともに 1.2 μ m である。

まず、図37にリセット回路をopenにした状態で、観測されたカオス信号の(a) 出力スペクトル、(b)波形を示す。出力スペクトルはカオス動作に対応して全体的 にブロードであり、入力信号とその半分の周波数(2 GHz)の近辺で高いピークが 得られている。出力波形に関しては、これまでと同様に様々な信号がサンプリン グによって重なり合い、全体に広がって見えている。

さて、ここから出力状態を一定間隔でリセットしていけば、カオスは強制的に 初期状態に戻され、初期誤差の無視できる一定の時間内では同一の軌道を描くは ずである。そこで、カオス回路への入力信号条件は固定したままで、FET スイッ チにリセット信号を入力した。信号の周波数は $f_{sw} = 200$ MHz とし、High level、 Low level はそれぞれ、0 V、-1.0 V とした。

図 38 にカオス波形観測結果を示す。上からそれぞれ、入力信号、スイッチを常時 off した時の出力信号、リセット信号を入力した時の出力信号に対応している。 図に示されるように、出力状態を定期的にリセットすることで、これまで全体に 広がって見えていた出力信号が明瞭な波形として観測されている。特にスイッチ が off されてからの出力波形に注目すれば、信号が大きく振れたり小さく振れたり



図 37: 観測されたカオス信号の(a) 出力スペクトル、(b) 波形



図 38: カオス信号の直接観測



図 39: カオス信号の直接観測(長周期)

と、分周領域では見られなかったランダムな波形パタンが得られている。そして、 on された後は、RTD に並列に抵抗 (FET スイッチ) が入るため、出力はカオス状 態から抜けて周期状態に移る。(FET スイッチが有限の on 抵抗を持つため、振動 が見える。) これによって、スイッチが off される瞬間の出力電圧は毎回同じ値に なる (初期状態)。

次に、リセット信号の周波数を100 MHz に落とし、より長いリセット間隔でカ オス出力を観測した。図39 に観測結果を示す。ここではスイッチをoff してからの 波形のみを示した。この結果も図38 と同様に、分周領域では観測されなかったラ ンダムな波形パタンが得られている。しかし、図中に示した a 点以降は、波形が 明瞭でなく、複数の信号パタンが重なって見えている。このことは、a 点まではカ オスが同じ波形を繰り返しているものの、それ以降は初期値の誤差が無視できな くなってきたことを示しており、観測結果が単に長周期信号を観察したものでは なく、カオスであることを示唆している。実験結果から、カオスの観測長は入力 信号周期の10 倍程度であることが見て取れる。この結果は先に述べたシミュレー ションと結果ともよく一致している。

6 まとめ

共鳴トンネル素子を用いて、従来技術では不可能な超高速集積回路技術の実現 を目指して研究を行った。具体的には、1) MOBILE を用いた超高性能 AD 変換器 の実現、2)MOBILE を拡張し 100fs/gate という極限的高速化をねらった容量結合 型 MOBILE (C²MOBILE)の実証、3) 共鳴トンネル素子の非線形性を利用した超 高周波カオス回路について検討した。以下、それぞれの成果の詳細を記す。

- 1. 共鳴トンネル論理ゲート MOBILE の特徴を活かすことが可能な application として $\Delta\Sigma$ ADC、特にその基幹部品である $\Delta\Sigma$ 変調器について検討した。ま ず、一つの HEMT をフィードバック素子に用いた簡易な構成の $\Delta\Sigma$ 変調器 を検討した。この回路は MOBILE がユニット関数的な出力を持ち、理想的 な量子化器として働くことを利用したものである。InP 基板上に回路を試作 し、サンプリング周波数2GHzにおいてノイズシェーピング特性を実証した。 しかし、ノイズフロアの低減という重要な問題が残された。これは、フィー ドバックのエラーによると考えられ、その解決にはかなりの努力が必要と思 われる。そこで、周波数変調中間信号を用いた新しい方式について検討を開 始した。本方式は周波数変調信号の性質をたくみに利用したものでフィード バックループが存在しないことから高周波動作に適している。MOBILEを 量子化器に用いてその可能性を検討し、サンプリング周波数 20GHz まで良 好なノイズシェーピング特性が得られることを実証した。また、本方式の実 現を妨げる二つの問題点(高い線形性と広い変調幅をもつ電圧制御発振器が 必要であること、高次化が難しいこと) に関して MOBILE の特長を生かし た解決法を提案した。
- 2. C²MOBILE は論理ゲート間を容量で結合し、スイッチング時に流れる過渡 電流を信号伝達に使うものである。このため、従来にない超短ゲート遅延時 間を狙える。ここでは、プロトタイプ回路を試作することにより、その基本 的な動作を実証した。本論理ゲートはインバータを構成するのが難しいとい う問題点はあるが、これは、正負、両論理をもつ2重の回路を形成すること で解決できる。このとき、任意の組み合わせ論理回路を構成することが可能 である。これをレジスタなどの従来回路と組み合わせることで、従来技術を 凌駕する超高速論理回路が実現可能と考えられる。
- 3. 共鳴トンネル素子の強い非線形性を利用した超高周波のカオス生成回路について検討した。まず,カオス系に特有な分岐現象を利用して周期可変なダイナミック分周器が構成可能であることを示し、88 GHz までの動作を試作により確認した。次に、カオスそのものの応用を意図し、その第ーステップとして高周波領域でのカオスの直接観測を試みた。これは初期条件の誤差が発散するより短い周期で系をリセットすることにより、同一のカオス信号を得ようと言うものである。このためにリセット回路を組み込んだ回路を試作し、

高周波でのカオス信号直接観測が可能なことを実証した。これは高周波での カオス制御への最初のステップであり、今後様々な発展が期待できる。

参考文献

- [1] K. Maezawa and T. Mizutani, Jpn. J. Appl. Phys., **32**, (1993) L42.
- [2] K. Maezawa and A. Förster: Nanoelectronics and Information Technology (Wiley-VCH, Weinheim, 2003) 407.
- [3] M. Hovin, A. Olsen, T. S. Lande, and C. Toumazou, IEEE J. Solid-State Circuits, 32, (1997) 13.
- [4] A. Iwata, N. Sakimura, M. Nagata, T. Morie, IEEE Trans. Circuits and Systems II, 46, (1999) 941.
- [5] M. Finsrud, M. Hovin, and T. S. Lande, IEEE Trans. Circ. Sys.II, VOL. 48, 1005, 2001.
- [6] M. Hovin, T. Saether, D. T. Wisland, and T. S. Lande, IEEE Int. Symp. Circuits and Systems, 1997, Hong Kong, 77.
- [7] K. Maezawa, T. Tanaka, and T. Mizutani, Inst. Phys. Conf. Ser., No. 170, Chapter 1, pp. 57-62, 2002.
- [8] 合原一幸編著「カオス」 サイエンス社 (1999).
- [9] 合原一幸編著「応用カオス」 サイエンス社 (2000).
- [10] L. O. Chua, M. Komuro, and T. Matsumoto, "The double scroll family. Parts I and II," IEEE Trans. Circuits Syst., vol. 33, pp. 1072-1118, 1986.

発表論文抄録